

INPUT/OUTPUT DEVICE

Patent number: JP2003345674
Publication date: 2003-12-05
Inventor: YAMAKI MASAOKI
Applicant: MATSUSHITA ELECTRIC IND CO LTD
Classification:
- international: G06F13/00; G06F13/00; (IPC1-7): G06F13/00
- european:
Application number: JP20020155129 20020529
Priority number(s): JP20020155129 20020529

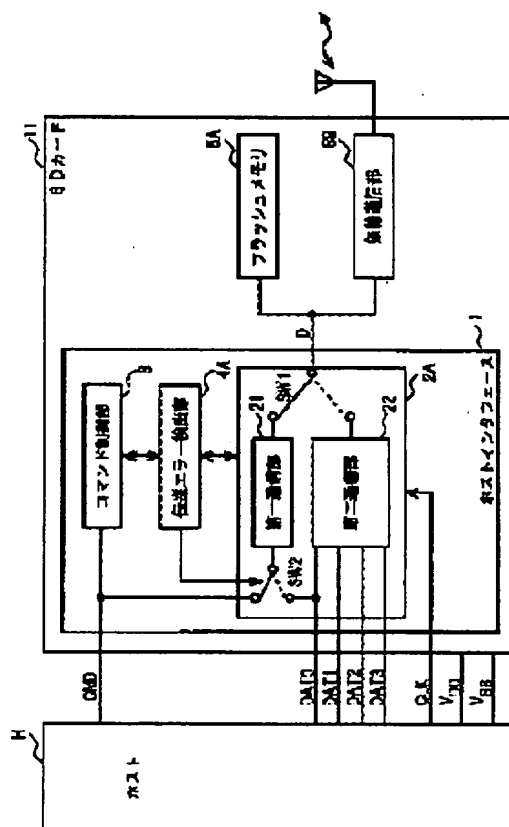
Report a data error here

Abstract of JP2003345674

PROBLEM TO BE SOLVED: To provide a small-sized input/output device which improves reliability in resending of a stream, and then keeps the substantial data transmission rate high and maintains high reliability in data communication.

SOLUTION: On an input/output device SD card 11 as an embodiment of the present invention, a transmission error detection part 4A detects a transmission error as to packets exchanged between a host H and a data communication part 2A. When the transmission error is detected, the transmission error detection part 4A connects a 1st communication part 21 to a memory part 5A or radio communication part 5B by a 1st switch SW1 to switch the communication mode of the data communication part 2A to a 1st communication mode. Further, the 1st communication part 21 is connected to a command line CMD by a 2nd switch SW2 to switch a data transmission line from a 1st data line DAT to the command CMD. Consequently, unsent packets and packets to be resent are transmitted through the command line CMD.

COPYRIGHT: (C)2004,JPO



Data supplied from the esp@cenet database - Worldwide

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2003-345674

(P2003-345674A)

(43)公開日 平成15年12月5日(2003.12.5)

(51)Int.Cl.⁷

G 0 6 F 13/00

識別記号

3 0 1

F I

G 0 6 F 13/00

テ-マコ-ト*(参考)

3 0 1 K 5 B 0 8 3

審査請求 未請求 請求項の数 6 O L (全 13 頁)

(21)出願番号 特願2002-155129(P2002-155129)

(22)出願日 平成14年5月29日(2002.5.29)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 八巻 正晃

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人 100062926

弁理士 東島 隆治

Fターム(参考) 5B083 AA05 BB03 CD06 CD11 CE01

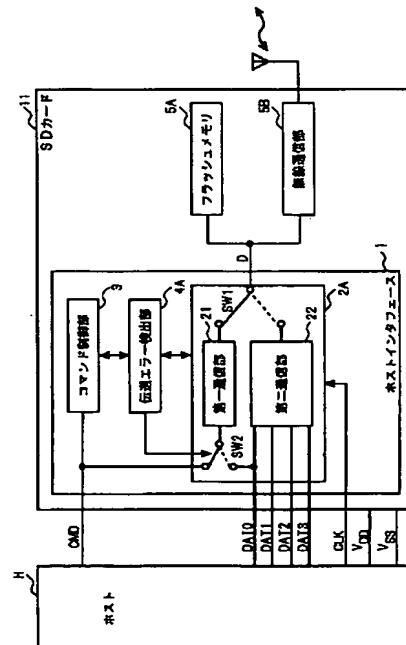
DD01 DD09 DD13 EE11 GG04

(54)【発明の名称】 入出力装置

(57)【要約】

【課題】 ストリームの再送に対する信頼性を向上し、それにより実質的なデータ伝送速度を高く維持し、かつデータ通信に対し高い信頼性を維持する小型の入出力装置を提供する。

【解決手段】 本発明による入出力装置SDカード11では、データ通信部2Aによるデータ通信中、伝送エラー検出部4AがホストHとデータ通信部2Aとの間で交換されるパケットについて伝送エラーを検出する。伝送エラーが検出されたとき、伝送エラー検出部4Aは第一のスイッチSW1により第一通信部21をメモリ部5A又は無線通信部5Bへ接続し、データ通信部2Aの通信モードを第一の通信モードへ切り換える。更に、第二のスイッチSW2により、第一通信部21をコマンド線CMDへ接続し、データ伝送路を第一のデータ線DATからコマンド線CMDへ切り換える。それにより、未送パケットと再送対象パケットとはコマンド線CMDを通し伝送される。



【特許請求の範囲】

【請求項1】 (A) コマンド線とデータ線とを含み、外部情報処理装置と接続するバス；
 (B) 前記コマンド線を通し前記外部情報処理装置との間でコマンドを交換するためのコマンド制御部；
 (C) 前記データ線を通し前記外部情報処理装置とデータ通信を行うためのデータ通信部；及び、
 (D) 前記データ通信部によるデータ通信中、前記外部情報処理装置から伝送エラーを示すコマンドを入力したとき、又は前記外部情報処理装置から受信したデータについて伝送エラーを検出したとき、前記データ通信部によるデータ通信でのデータ伝送路を前記コマンド線へ切り換えるための伝送エラー検出部；を有する入出力装置。

【請求項2】 (A) 前記データ通信部が前記データ通信をブロック転送で行い；
 (B) 前記伝送エラー検出部がブロックごとの誤り検出で前記伝送エラーを検出し；

(C) 前記伝送エラー検出部による前記データ伝送路の切換後、前記伝送エラーを検出されたブロックを前記データ通信部が再送する；請求項1記載の入出力装置。

【請求項3】 (A) コマンド線と n 本のデータ線（整数 n は2以上である）とを含み、外部情報処理装置と接続するバス；

(B) 前記コマンド線を通し前記外部情報処理装置との間でコマンドを交換するためのコマンド制御部；

(C) m 本の前記データ線（整数 m は1以上 n 未満である）を通しデジタルデータを m ビットずつ交換する第一の通信モードと、前記データ線の全てを通しデジタルデータを n ビットずつ交換する第二の通信モードと、のそれぞれで前記外部情報処理装置とデータ通信を行うためのデータ通信部；及び、

(D) 前記データ通信部による前記第二の通信モードでのデータ通信中、前記外部情報処理装置から伝送エラーを示すコマンドを入力したとき、又は前記外部情報処理装置から受信したデータについて伝送エラーを検出したとき、前記データ通信部の通信モードを前記第一の通信モードへ切り換えるための伝送エラー検出部；を有する入出力装置。

【請求項4】 前記データ通信部による前記第一の通信モードでのデータ通信中、前記伝送エラー検出部が、前記外部情報処理装置から伝送エラーを示すコマンドを入力したとき、又は前記外部情報処理装置から受信したデータについて伝送エラーを検出したとき、前記 m 本のデータ線の一部又は全部を別の前記データ線へ切り換える、請求項3記載の入出力装置。

【請求項5】 (A) 前記データ通信部が前記データ通信をブロック転送で行い；

(B) 前記伝送エラー検出部がブロックごとの誤り検出で前記伝送エラーを検出し；

(C) 前記伝送エラー検出部による通信モードの切換後、前記伝送エラーを検出されたブロックを前記データ通信部が再送する；請求項3記載の入出力装置。

【請求項6】 (A) 前記データ通信部が前記データ通信をブロック転送で行い；

(B) 前記伝送エラー検出部がブロックごとの誤り検出で前記伝送エラーを検出し；

(C) 前記データ通信部によるデータ通信と並行し、前記コマンド制御部が前記伝送エラーを検出されたブロックを、前記コマンド線を通し再送する；請求項3記載の入出力装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、外部の情報処理機器との間でデータ通信を行うための入出力装置に関し、特に、複数のデータ線を含むバスで外部の情報処理機器と接続し、データを交換するものに関する。

【0002】

【従来の技術】情報技術の飛躍的進歩及び爆発的普及により、多種多様な情報処理装置が相互に接続され、様々なデータを交換できる。それらのデータ通信では、画像データ等、膨大な量のデータが交換され得る。従って、データ通信を担う入出力装置（インタフェース）に対し、下位互換性を含め、多種多様な情報処理装置についての汎用性、及び高速なデータ転送能力が要求される。その上、情報処理装置全体に対する小型軽量化の要請に伴い、入出力装置自体に対しても小型軽量化が求められる。

【0003】従来の入出力装置の一例として、SD規格に準拠したインタフェース（以下、SDインタフェースという）が知られる。SD規格では、SDインタフェースを含む数cm角の小カード（以下、SDカードという）が定義される。SDカードは情報処理装置（ホスト）に設けられた専用スロットに差し込まれ、そのスロット内のSDインタフェースを通し、ホストとデータを交換する。

【0004】SDカードの種類にはSDメモ리카ードとSDI/Oカードとがある。SDメモ리카ードはフラッシュメモリ内蔵のカード型記録媒体である。複数のホストが同じSDメモ리카ードの共用を通し、相互のデータ交換を実現する。SDI/Oカードは、ホストと、そのホストとは別の情報処理装置又はネットワークとの間を接続するためのインタフェースカードである。例えば、SDI/Oカードはホストを、携帯電話又は内部の無線通信部へ接続する。それにより、ホストは携帯電話回線網又は無線LANを通し、他の情報処理装置との間でデータ交換を実現する。SD規格では、上記のフラッシュメモリ及び無線通信部等のように、SDインタフェースを通しホストと接続される様々な機能部をファンクションという。ファンクションの拡張により、SDカードは

多種多様な情報処理装置に対し汎用性を獲得する。

【0005】SDカードはマルチメディアカード(MMC、登録商標)に対し下位互換性を維持する。例えばMMCとスロットを共用できるようにSDカードのサイズが設定される。更に、ホストとSDカードとの間でのデジタルデータ通信には、次の二つのモードが設定される。第一の通信モードはシリアル転送モードであり、デジタルデータが1bitずつシリアルに転送される。第一の通信モードによるデータ通信はMMCによるデータ通信と共通である。第二の通信モードはパラレル転送モードであり、デジタルデータが例えば4bitずつパラレルに転送される。第二の通信モードによるデータ通信はMMCによるデータ通信より高速である。こうして、SDカードによるデータ通信では、上記二つのモードの使い分けを通し、MMCに対する下位互換性と高速データ転送との両方が実現される。

【0006】図9は、従来のSDカード100とホストHとの間でのデータ交換を示すブロック図である。SDカード100はホストHと、例えば、四本のデータ線DAT0~3、クロック線CLK、電源線VDD、グラウンド線VSS、及びコマンド線CMDを含むバスで接続される。

【0007】ホストインタフェース101はSDカード100内のSDインタフェースに相当し、コマンド線CMDを通しホストHからコマンドを受信し、解読する。例えば、コマンドが機能部(ファンクション)102に対する読み出し命令であるとき、ホストインタフェース101は機能部102からデータを読み出す。ここで、機能部102は例えばフラッシュメモリである。その他に、外部のネットワーク等へ接続された無線モジュールであっても良い。読み出されたデータはデータ線DAT0~3を通し、ホストHへ転送される。そのとき、ホストインタフェース101はデータ転送を同期通信で行う。すなわち、クロック線CLKを通しホストHから転送されたクロックと同期し、データを転送する。ホストインタフェース101は更に、データ転送を第一の通信モード又は第二の通信モードのいずれかで実行する。ここで、通信モードの選択は、例えばホストHからの指示による。第一の通信モードでは、第一のデータ線DAT0のみを通しデータが1bitずつシリアルに転送される。第二の通信モードでは、全てのデータ線DAT0~3を通しデータが4bitずつパラレルに転送される。

【0008】ホストHからのコマンドが機能部102に対する書き込み命令であるとき、ホストインタフェース101は、データ線DAT0~3を通しデータを受信する。そのとき、上記の読み出し時と同様、データ転送はクロック線CLKからのクロックと同期し、かつ、ホストHにより選択された第一の通信モード又は第二の通信モードのいずれかで実行される。ホストインタフェース101により受信されたデータは機能部102へ転送される。それにより、そのデータはフラッシュメモリに記憶され、又は外部の

情報処理装置等へ転送される。

【0009】図10は、ホストHによる従来のSDカード100からのデータ読み出し時、SDカード100とホストHとの間でのデータ交換についてのタイミング図である。ホストHは読み出し命令53をSDカード100へ、コマンド線CMDを通し、伝送する。ホストインタフェース101は読み出し命令53を解読し、読み出し対象データの出力を機能部102に対し指示する。それと共に、コマンド線CMDを通し、ホストHへレスポンスRESを返す。

【0010】一連の読み出し対象データが一つのストリームST1として、機能部102から出力される。ホストインタフェース101はそのストリームST1を、一般に複数のブロックに分割する。更に、それぞれのブロックに所定のヘッダと誤り検出符号CRCとを付加し、複数のパケットP1~PNを構成する。それらのパケットは、第一の通信モードでは第一のデータ線DAT0を通し1bitずつシリアルに、第二の通信モードでは四本のデータ線DAT0~3の全てを通し4bitずつパラレルに、ホストHへ伝送される。そのとき、パケットP1~PNは続けて出力される。ホストHは一つのストリームST1を読み出し終えた後、新たな読み出し命令53を発行する。それにより、新たなストリームST2が上記のストリームST1と同様に、SDカード100からホストHへ伝送される。

【0011】データ線DAT0~3を通しストリームST1が伝送される間、コマンド線CMDを通し所定のコマンド52及びそのレスポンスRESが交換されても良い。例えば、ホストHはストリームST1中のパケットP1~PNのそれぞれについて符号誤りをチェックし、そのチェック結果をコマンド52によりSDカード100へ通知する。例えば、n番目のパケットPn(1≦n≦N)について符号誤りの検出が通知されるとき、SDカード100はストリームST1の伝送をストップし、n番目のパケットPnからストリームST1を再送する。こうして、従来のSDカード100はストリーム伝送に対する信頼性を高く維持する。

【0012】

【発明が解決しようとする課題】従来のSDカード100によるデータ転送では、データ伝送速度を大きく維持する目的で、上記のストリームの再送が元のストリーム伝送と同じモードで実行された。すなわち、再送対象のストリーム部分が、第一の通信モードでは第一のデータ線DAT0を通し1bitずつシリアルに伝送され、第二の通信モードでは四本のデータ線DAT0~3の全てを通し4bitずつパラレルに伝送された。しかし、符号誤り発生の原因が偶発的なノイズ等一過性のものではなく、特定のデータ線の劣化等恒常的なものであるとき、ストリームを同じモードで単に再送するだけでは、再送されたパケットについても符号誤りが検出される可能性が高かった。その結果、平均的な再送回数が増大し、実質的なデータ伝送速度が低減した。

【0013】本発明は、ストリームの再送に対する信頼

性を向上し、それにより実質的なデータ伝送速度を高く維持し、かつデータ通信に対し高い信頼性を維持する小型の入出力装置、の提供を目的とする。

【0014】

【課題を解決するための手段】本発明の一つの観点による入出力装置は、

(A) コマンド線とデータ線とを含み、外部情報処理装置と接続するバス；

(B) コマンド線を通し外部情報処理装置との間でコマンドを交換するためのコマンド制御部；

(C) データ線を通し外部情報処理装置とデータ通信を行うためのデータ通信部；及び、

(D) データ通信部によるデータ通信中、外部情報処理装置から伝送エラーを示すコマンドを入力したとき、又は外部情報処理装置から受信したデータについて伝送エラーを検出したとき、データ通信部によるデータ通信でのデータ伝送路をコマンド線へ切り換えるための伝送エラー検出部；を有する。

【0015】上記の入出力装置では、データ通信部によるデータ通信中伝送エラーが検出されたとき、データ伝送路がコマンド線へ切り換えられ、継続される。それにより、伝送エラーの原因を含む可能性の高いデータ線の使用を回避しつつ、データ通信を継続できる。その結果、伝送エラーによるデータ通信の中断を回避できるので、データ通信の信頼性を高く維持できる。ここで、データ伝送路の切換を、入出力装置が単独で判断し、外部情報処理装置（ホスト）へ通知しても良い。その他に、ホストが伝送エラーの検出に応じ、入出力装置に対しデータ伝送路の切換を指示しても良い。

【0016】上記の入出力装置では、

(A) データ通信部がデータ通信をブロック転送で行い；

(B) 伝送エラー検出部がブロックごとの誤り検出で伝送エラーを検出し；

(C) 伝送エラー検出部によるデータ伝送路の切換後、伝送エラーを検出されたブロックをデータ通信部が再送しても良い。

【0017】そのとき、再送対象ブロックが、同じストリームの残りのブロックの間に混入され、再送されても良い。その他に、その再送対象ブロック以降のストリーム部分が連続して再送されても良い。それらの再送により、データ通信の信頼性を高く維持できる。特に、再送時でのデータ伝送路はコマンド線であり、伝送エラー発生時でのデータ伝送路であるデータ線とは異なる。従って、再送対象ブロックについて同じ伝送エラーの再発を抑制できる。その結果、データ再送を確実に実行できる。更に、ブロックの再送がそのブロックの属するストリームの伝送中に行われるので、再送による実質的なデータ伝送速度の低下を抑え得る。

【0018】本発明の別の観点による入出力装置は、

(A) コマンド線とn本のデータ線（整数nは2以上である）とを含み、外部情報処理装置と接続するバス；

(B) コマンド線を通し外部情報処理装置との間でコマンドを交換するためのコマンド制御部；

(C) m本のデータ線（整数mは1以上n未満である）を通しデジタルデータをmビットずつ交換する第一の通信モードと、データ線の全てを通しデジタルデータをnビットずつ交換する第二の通信モードと、のそれぞれで外部情報処理装置とデータ通信を行うためのデータ通信部；及び、

(D) データ通信部による第二の通信モードでのデータ通信中、外部情報処理装置から伝送エラーを示すコマンドを入力したとき、又は外部情報処理装置から受信したデータについて伝送エラーを検出したとき、データ通信部の通信モードを第一の通信モードへ切り換えるための伝送エラー検出部；を有する。

【0019】上記の入出力装置では、第二の通信モードでのデータ通信で伝送エラーが検出されたとき、データ通信が第一の通信モードへ切り換えられ、継続される。第一の通信モードでは第二の通信モードより、使用されるデータ線の数が少ない。従って、伝送エラーの原因を含む可能性の高いデータ線の使用を回避しつつ、データ通信を継続できる。その結果、伝送エラーによるデータ通信の中断を回避できるので、データ通信の信頼性を高く維持できる。ここで、データ伝送路の切換を、入出力装置が単独で判断し、外部情報処理装置（ホスト）へ通知しても良い。その他に、ホストが伝送エラーの検出に応じ、入出力装置に対しデータ伝送路の切換を指示しても良い。

【0020】上記の入出力装置では、データ通信部による第一の通信モードでのデータ通信中、伝送エラー検出部が外部情報処理装置から伝送エラーを示すコマンドを入力したとき、又は外部情報処理装置から受信したデータについて伝送エラーを検出したとき、m本のデータ線の一部又は全部を別のデータ線へ切り換えても良い。更に、伝送エラーが検出されなくなるまで、そのデータ線の切換が繰り返されても良い。それにより、伝送エラーの原因を含む可能性の高いデータ線の使用を容易に回避できるので、データ通信の信頼性を高く維持し、かつ実質的なデータ伝送速度の低下を抑制できる。

【0021】上記の入出力装置では、

(A) データ通信部がデータ通信をブロック転送で行い；

(B) 伝送エラー検出部がブロックごとの誤り検出で伝送エラーを検出し；

(C) 伝送エラー検出部による通信モードの切換後、伝送エラーを検出されたブロックをデータ通信部が再送しても良い。

【0022】そのとき、再送対象ブロックが、同じストリームの残りのブロックの間に混入され、再送されても

良い。その他に、その再送対象ブロック以降のストリーム部分が連続して再送されても良い。それらの再送により、データ通信の信頼性を高く維持できる。特に再送時のデータ伝送路は伝送エラー発生時とは一般に別経路であるので、再送対象ブロックについて同じ伝送エラーの発生を抑制できる。その結果、データ再送を確実に実行できる。更に、ブロックの再送がそのブロックの属するストリームの伝送中に行われるので、再送による実質的なデータ伝送速度の低下を抑え得る。

【0023】上記の入出力装置では、データ通信部によるデータ通信と並行し、コマンド制御部が再送対象ブロックを、コマンド線を通し再送しても良い。それにより、ブロックの再送がそのブロックの属するストリームの伝送と並行できるので、再送による実質的なデータ伝送速度の低下を回避できる。

【0024】

【発明の実施の形態】以下、本発明の最適な実施の形態について、その好ましい実施例を挙げて、図面を参照しつつ説明する。

【0025】《実施例1》図1は、本発明の実施例1によるSDカード11について、ホストHとの間でのデータ交換を示すブロック図である。SDカード11は、ホストインタフェース1、並びに、SD規格に準拠のファンクションとしてメモリ部5Aと無線通信部5Bとを含む。メモリ部5Aはフラッシュメモリを含み、ホストHからのデータを記憶する。無線通信部5Bは例えば外部の無線LANと接続される。

【0026】ホストインタフェース1は、四本のデータ線DAT0～3、クロック線CLK、電源線VDD、グラウンド線VSS、及びコマンド線CMDの五種類の線を含むバスで、ホストHと接続される。四本のデータ線DAT0～3は伝送対象データを実際に伝送するための線であり、第一のデータ線DAT0から第四のデータ線DAT3までの順に並列に配置される。クロック線CLKは、ホストHからホストインタフェース1へ通信クロックを伝送するための線である。データ線での通信はその通信クロックに従い、同期通信で行われる。ここで、通信クロックはホストHにより、例えば0～約25MHzの範囲内に設定される。電源線VDDは、ホストHからSDカード11へ電力を供給するための線であり、一定の高電位に保たれる。グラウンド線VSSは、ホストH内で接地された線であり、一定の接地電位に保たれる。コマンド線CMDは、データ通信時に交換されるコマンドと、SDカード11の各ファンクションに対しホストHにより発行される制御コマンドとを伝送するための線である。その制御コマンドにより、ホストHはSDカード11内のメモリ部5Aと無線通信部5Bとを制御する。

【0027】ホストインタフェース1はデータ通信部2A、コマンド制御部3、及び伝送エラー検出部4Aを含む。データ通信部2Aは四本のデータ線DAT0～3でホストHと接続され、デジタルデータDを交換する。データ通信部2

は、例えば第一通信部21と第二通信部22との二つのモジュールを含み、第一のスイッチSW1によりそれらのモジュールのいずれかをメモリ部5A及び無線通信部5Bへ接続する。それにより、データ通信部2Aは次の二つのモードでデータ通信を行う：第一の通信モードでは、第一通信部21が第一のデータ線DAT0だけを通し、デジタルデータDを1bitずつシリアルに伝送する。そのとき、残り三本のデータ線DAT1～3はアイドル状態である。第一の通信モードでのデータ通信はMMCによるデータ通信と同等であるので、SDカード11はMMCに対する下位互換性を保つ。第二の通信モードでは、第二通信部22が四本のデータ線DAT0～3の全てを通し、デジタルデータDを4bitずつパラレルに伝送する。それにより、第一の通信モードより高速なデータ通信が実現される。

【0028】二つのモードのいずれでもデータ通信はホストHからの通信クロックに従い、同期通信で行われる。一連の伝送対象データ（ストリーム）は、所定のデータ量、例えば512Bごとにブロックに分割される。更に、それぞれのブロックに対し所定のヘッダと誤り検出符号（例えば、巡回符号）とが付加され、パケットが構成される。データ通信部2Aはそのパケットごとにデータを伝送する。データ通信部2AはホストHからのコマンドに従い、第一のスイッチSW1を切り換える。それにより、ホストHは自身のデータ処理速度に応じ、二つのモードのいずれかを選択する。

【0029】データ通信部2Aは第二のスイッチSW2を更に含み、第一通信部21によるデータ通信でのデータ伝送路を第一のデータ線DAT0からコマンド線CMDへ切り換える。それにより、データ通信部2Aは第一の通信モードでのデータ通信を、コマンド線CMDを通し実現できる。第一のデータ線DAT0からコマンド線CMDへの伝送路の切替は、伝送エラー検出部4Aに従い行われる。

【0030】コマンド制御部3はコマンド線CMDでホストHと接続される。それにより、ホストHからのコマンドを受信し解読する。更に、そのコマンドに対するレスポンスを返信する。ホストHからのコマンドには、例えば、メモリ部5A又は無線通信部5B等のファンクションに対する読み出し命令及び書き込み命令、並びに、SDカード11のID又はステータスの要求等がある。ホストHからのコマンドにより要求されるデータが、例えばID及びステータス等の比較的小さいものであるとき、コマンド制御部3は通常そのデータを、そのコマンドに対するレスポンスに挿入する。一方、ファンクションから出力されるストリーム等の比較的大きいデータについては、コマンド制御部3は通常、データ通信部2Aへ送信を指示する。

【0031】ホストHとデータ通信部2Aとの間でのデータ通信時、ホストHは、データ通信部2Aから伝送されたパケットごとに伝送エラーのチェックを行う。同様に、伝送エラー検出部4Aは、ホストHからデータ通信部2Aへ

伝送されたパケットごとに伝送エラーのチェックを行う。ここで、伝送エラーのチェックは例えば、パケットに含まれる誤り検出符号を用いた誤り検出である。

【0032】ホストHは伝送エラーの検出時、パケット再送命令を発行する。それにより、伝送エラーを検出されたパケットのIDをコマンド制御部3へ通知する。伝送エラー検出部4Aはコマンド制御部3を通し、ホストHからのコマンドを監視する。それにより、ホストHから発行されるパケット再送命令を受信する。

【0033】伝送エラー検出部4Aは、データ通信部2Aにより受信されたパケットについて伝送エラーを検出したとき、ホストHへ伝送エラーの検出を通知する。ホストHは、伝送エラー検出部4Aから伝送エラー検出の通知を受けたとき、又はデータ通信部2Aから受信したパケットについて伝送エラーを検出したとき、伝送エラー検出部4Aに対し、上記のパケット再送命令を発行する。その再送命令に応じ、伝送エラー検出部4Aは、まず第一のスイッチSW1により、データ通信部2Aの通信モードを第一の通信モードへ切り換える。次に第二のスイッチSW2により、データ伝送路を第一のデータ線DAT0からコマンド線CMDへ切り換える。こうして、ホストHとデータ通信部2Aとの間で交換されたパケットのいずれかについて伝送エラーが検出されたとき、データ伝送路がデータ線DAT0〜3からコマンド線CMDへ切り換えられる。それにより、伝送エラーの原因を含む可能性の高いデータ線DAT0〜3を回避し、伝送エラーの再発を抑制する。その結果、データ通信の信頼性が高く維持される。

【0034】以下、ホストHとSDカード11との間でのデータ通信について、特にSDカード11からホストHへのデータ伝送を具体的に説明する。ホストHからSDカード11へのデータ伝送についても同様である。図2は、実施例1によるSDカード11からホストHへのデータ伝送時、SDカード11とホストHとの間で交換されるデータについてのタイミング図である。

【0035】ホストHはコマンド線CMDを通し、メモリ部5A又は無線通信部5Bに対する読み出し命令53をコマンド制御部3へ通知する。コマンド制御部3はその読み出し命令53を解読する。読み出し命令53を正常に受信したときはその旨を、それ以外のときは受信エラーを、それぞれ伝えるためのレスポンスRESを返信する。読み出し命令53が正常に受信された時、コマンド制御部3はその読み出し命令53により要求されたストリームをメモリ部5A又は無線通信部5Bから読み出し、データ通信部2Aへ転送する。更に、その読み出し命令53により指示された通信モード、例えば第二の通信モードをデータ通信部2Aへ指示する。

【0036】データ通信部2Aは伝送対象のストリームを、例えば512Bずつのブロックに分割し、複数のパケットDP1、DP2、・・・を構成する。更に、それぞれのパケットを第二の通信モードTM2でパラレルに伝送する。そ

のとき、四本のデータ線DAT0〜3の全てを通し、パラレル信号P1、P2、・・・P(L-1)、PL（整数Lは1以上である）が、対応するパケットDP1、DP2、・・・DP(L-1)、DPLの順に出力される。

【0037】ホストHはパラレル信号P1、P2、・・・PLのそれぞれから、対応するパケットDP1、DP2、・・・DPLを再構成し、それぞれの誤り検出符号CRCにより符号誤りをチェックする。ここで、k番目のパケットDPk（ $1 \leq k < L$ ）について、ホストHが符号誤りを検出したときを想定する。ホストHはそのとき再送命令52を出力し、k番目のパケットDPkのIDをコマンド制御部3へ通知する。ここで、再送命令52は、データ通信部2Aによるデータ通信と並行して伝送され、パケットのIDをパラメータとして含み得るコマンドであれば良い。

【0038】コマンド制御部3は再送命令52を解読し、正常に受信されたか否かをチェックする。再送命令52が正常に受信されたとき、コマンド制御部3はその旨をレスポンスRESでホストHへ通知する。伝送エラー検出部4Aはその再送命令52からk番目のパケットDPkのIDを読み出し、データ通信部2Aへ通知する。更に、第一のスイッチSW1によりデータ通信部2Aの通信モードを第一の通信モードへ切り換え、第二のスイッチSW2によりデータ通信部2AからホストHへのデータ伝送路をコマンド線CMDへ切り換える。

【0039】ホストHは続いて、再送パケット読み出し命令54Aを発行する。その命令54Aが正常に受信された時、データ通信部2Aは、伝送エラー検出部4Aから通知されたIDに対応するk番目のパケットDPkのデータを含むレスポンスを返信する。以後、ホストHからの再送パケット読み出し命令54B、54C、・・・が正常に受信されるごとに、それぞれのレスポンスとして(k+1)番目以降のパケットDP(k+1)、DP(k+2)、・・・が再送される。ここで、再送パケットのサイズがレスポンスの含み得るデータの最大サイズを超えると、そのパケットは分割され、複数のレスポンスに含まれる。ホストHはその分割数に応じ、再送パケット読み出し命令を繰り返し発行する。こうして、一つのコマンド当たり一つのレスポンス、という対応関係が維持された上で、パケットが再送される。そのとき、通信モードは第一の通信モードTM1であり、かつデータ伝送路はコマンド線CMDである。パケットDPk、DP(k+1)、DP(k+2)、・・・はシリアル信号R1、R2、R3、・・・へ変換され、コマンド線CMDを通し伝送される。

【0040】図2では、再送命令52により指示されるk番目のパケットDPk以降のパケットが全て再送される。その他に、k番目のパケットDPkだけが未送のパケットの間に混入され、再送されても良い。図3は、そのときのデータ伝送を示すタイミング図である。第二の通信モードTM2でのデータ通信により、L番目のパケットDPLを含むパラレル信号PLまでが出力される。その出力と並行し、

再送命令52がホストHから伝送される。それにより、データ通信部2Aの通信モードが第一の通信モードTM1へ切り換えられ、かつデータ伝送路がコマンド線CMDへ切り換えられる。その後、ホストHからの最初の再送パケット読み出し命令54Aの受信時、k番目のパケットDPKを含む第一のシリアル信号R1がまずコマンド線CMDを通し出力される。続いて、ホストHからの再送パケット読み出し命令54B、54C、・・・のそれぞれの受信ごとに、(L+1)番目以降の未送パケットDP(L+1)、DP(L+2)、・・・がそれぞれシリアル信号R2、R3、・・・へ変換され、コマンド線CMDを通し出力される。

【0041】上記の通り、実施例1によるSDカード11では、伝送したパケットについて伝送エラーが検出されたとき、データ通信を中断させることなく、伝送エラーを検出されたパケットが再送される。そのとき、データ伝送路がデータ線からコマンド線へ切り換えられる。それにより、伝送エラーの検出後のデータ通信では、その伝送エラーの原因を含む可能性が高いデータ線の使用が回避される。従って、伝送エラーの再発が抑制されるので、データ通信の信頼性が向上する。

【0042】本発明の実施例1はSDカードである。しかし、本発明の実施対象はSDカードに限られない。すなわち、コマンド線とデータ線とを別の信号線として含むバスによりホストと接続されるICカード等の入出力装置に対し、本発明は実施例1同様に実施可能である。

【0043】《実施例2》図4は、本発明の実施例2によるSDカード12について、ホストHとの間でのデータ交換を示すブロック図である。実施例2によるSDカード12は、実施例1によるSDカード11と比べ、データ通信部2Bと伝送エラー検出部4Bとで異なる。その他の構成については実施例1によるSDカード11と同様である。図4ではそれらの同様な構成要素に対し図1と同じ符号を付す。更に、それらの同様な構成要素については実施例1での説明を援用する。

【0044】データ通信部2Bは四本のデータ線DAT0～3でホストHと接続され、デジタルデータDを交換する。データ通信部2Bは、例えば第一通信部21と第二通信部22との二つのモジュールを含み、第一のスイッチSW1によりそれらのモジュールのいずれかをメモリ部5A及び無線通信部5Bへ接続する。それにより、データ通信部2Bは次の二つのモードでデータ通信を行う：第一の通信モードでは、第一通信部21がデータ線DAT0～3のいずれか一本だけを渡し、デジタルデータDを1bitずつシリアルに伝送する。そのとき、残り三本のデータ線はアイドル状態である。更にデータ伝送路は第三のスイッチSW3で切り換えられる。通常、データ伝送路として第一のデータ線DAT0が選択される。そのとき、第一の通信モードでのデータ通信はMMCによるデータ通信と同等であるので、SDカード12はMMCに対する下位互換性を保つ。第二の通信モードでは、第二通信部22が四本のデータ線

DAT0～3の全てを通し、デジタルデータDを4bitずつパラレルに伝送する。それにより、第一の通信モードより高速なデータ通信が実現される。

【0045】二つのモードのいずれでもデータ通信はホストHからの通信クロックに従い、同期通信で行われる。伝送対象ストリームは例えば512Bごとにブロックに分割され、所定のヘッダと誤り検出符号（例えば、巡回符号）と共にパケットを構成する。データ通信部2Bはそのパケットごとにデータを伝送する。データ通信部2BはホストHからのコマンドに従い、第一のスイッチSW1を切り換える。それにより、ホストHは自身のデータ処理速度に応じ、二つのモードのいずれかを選択する。

【0046】伝送エラー検出部4Bは、ホストHからデータ通信部2Bへ伝送されたパケットごとに伝送エラーのチェックを行う。ここで、伝送エラーのチェックは例えば、パケットに含まれる誤り検出符号を用いた誤り検出である。伝送エラー検出部4Bは更に実施例1と同様、コマンド制御部3を通し、ホストHからのコマンドを監視する。それにより、ホストHによる伝送エラーの検出時、ホストHから発行されるパケット再送命令を受信する。

【0047】データ通信部2Bによる第二の通信モードでのデータ通信中、伝送エラー検出部4Bは、データ通信部2Bにより受信されたパケットについて伝送エラーを初めて検出したとき、ホストHへ伝送エラーの初検出を通知する。ホストHは、伝送エラー検出部4Bから伝送エラー検出の通知を初めて受けたとき、又はデータ通信部2Bから受信したパケットについて伝送エラーを初めて検出したとき、伝送エラー検出部4Bに対し、最初のパケット再送命令を発行する。その最初の再送命令に応じ、伝送エラー検出部4Bは第一のスイッチSW1により、データ通信部2Bの通信モードを第一の通信モードへ切り換える。一方、第三のスイッチSW3により、データ伝送路はまず、例えば第一のデータ線DAT0に設定される。ここで、データ伝送路の切換先は最初の再送命令を通し、ホストHにより指定される。

【0048】データ通信部2Bによる第一の通信モードでのデータ通信中、伝送エラー検出部4Bがデータ通信部2Bにより受信されたパケットについて伝送エラーを検出したとき、ホストHへ伝送エラーの検出を通知する。ホストHは、伝送エラー検出部4Bから伝送エラー検出の通知を受けたとき、又はデータ通信部2Bから受信したパケットについて伝送エラーを検出したとき、伝送エラー検出部4Bに対し、パケット再送命令を発行する。その再送命令に応じ、伝送エラー検出部4Bは第三のスイッチSW3により、データ伝送路を、例えば第一のデータ線DAT0から第二のデータ線DAT1へ切り換える。ここで、データ伝送路の切換先は再送命令を通し、ホストHにより指定される。

【0049】以後、伝送エラー検出部4B又はホストHが伝送エラーを検出するごとに、ホストHはデータ伝送路

10

20

30

40

50

を別のデータ線へ切り換えるように、伝送エラー検出部4Bへ指示する。こうして、ホストHとデータ通信部2Bとの間で交換されたパケットのいずれかについて伝送エラーが検出されたとき、データ伝送路が四本のデータ線DAT0~3の間で切り換えられる。それにより、伝送エラーの原因を含む可能性の高いデータ線DAT0~3を回避し、伝送エラーの再発を抑制する。その結果、データ通信の信頼性が高く維持される。

【0050】以下、ホストHとSDカード12との間でのデータ通信について、特にSDカード12からホストHへのデータ伝送を具体的に説明する。ホストHからSDカード12へのデータ伝送についても同様である。図5は、実施例2によるSDカード12からホストHへのデータ伝送時、SDカード12とホストHとの間で交換されるデータについてのタイミング図である。

【0051】ホストHはコマンド線CMDを通し、メモリ部5A又は無線通信部5Bに対する読み出し命令53をコマンド制御部3へ通知する。コマンド制御部3はその読み出し命令53を解釈する。読み出し命令53を正常に受信したときはその旨を、それ以外のときは受信エラーを、それぞれ伝えるためのレスポンスRESを返信する。読み出し命令53が正常に受信された時、コマンド制御部3は、その読み出し命令53により要求されたストリームをメモリ部5A又は無線通信部5Bから読み出し、データ通信部2Bへ転送する。更に、その読み出し命令53により指示された通信モード、例えば第二の通信モードをデータ通信部2Bへ指示する。

【0052】データ通信部2Bは伝送対象ストリームを例えば512Bずつのブロックに分割し、複数のパケットDP1、DP2、・・・を構成する。更に、それらのパケットを第二の通信モードTM2でパラレルに伝送する。そのとき、四本のデータ線DAT0~3の全てを通しパラレル信号P1、P2、・・・P(L-1)、PL(整数Lは1以上である)が、対応するパケットDP1、DP2、・・・DP(L-1)、DPLの順に出力される。

【0053】ホストHはパラレル信号P1、P2、・・・PLのそれぞれから、対応するパケットDP1、DP2、・・・DPLを再構成し、それぞれの誤り検出符号CRCにより符号誤りをチェックする。ここで、k1番目のパケットDPk1(1≤k1<L)について、ホストHが符号誤りを検出したときを想定する。ホストHはそのとき第一の再送命令52Aを出力し、k1番目のパケットDPk1のIDと、データ伝送路の切換先として第一のデータ線DAT0を指定するデータとをコマンド制御部3へ通知する。ここで、第一の再送命令52Aは、データ通信部2Bによるデータ通信と並行して伝送され、パケットのIDとデータ伝送路の切換先とをパラメータとして含み得るコマンドであれば良い。

【0054】コマンド制御部3は第一の再送命令52Aを解釈し、正常に受信されたか否かをチェックする。第一の再送命令52Aが正常に受信されたとき、コマンド制御部3

はその旨をレスポンスRESでホストHへ通知する。伝送エラー検出部4Bは第一の再送命令52Aからk1番目のパケットDPk1のIDを読み出し、データ通信部2Bへ通知する。更に、データ伝送路の切換先として第一のデータ線DAT0を特定し、第一のスイッチSW1によりデータ通信部2Bの通信モードを第一の通信モードへ切り換えると共に、データ通信部2BからホストHへのデータ伝送路を第一のデータ線DAT0に設定する。

【0055】データ通信部2Bは伝送エラー検出部4Bから通知されたIDに対応するk1番目のパケットDPk1から順に、パケットDPk1、DP(k1+1)、DP(k1+2)、・・・を再送する。そのとき、通信モードは第一の通信モードTM1であり、かつデータ伝送路は第一のデータ線DAT0である。パケットDPk1、DP(k1+1)、DP(k1+2)、・・・はシリアル信号Q1、Q2、Q3、・・・へ変換され、第一のデータ線DAT0を通し伝送される。

【0056】図5では、第一の再送命令52Aにより指示されるk1番目のパケットDPk1以降のパケットが全て再送される。その他に、k1番目のパケットDPk1だけが未送のパケットの間に混入され、再送されても良い。図6は、そのときのデータ伝送を示すタイミング図である。第二の通信モードTM2でのデータ通信により、L番目のパケットDPLを含むパラレル信号PLまでが出力される。その出力と並行し、第一の再送命令52AがホストHから伝送される。それにより、データ通信部2Bの通信モードが第一の通信モードTM1へ切り換えられる。その後、k1番目のパケットDPk1を含む第一のシリアル信号Q1がまず、第一のデータ線DAT0を通し出力される。続いて、(L+1)番目以降の未送パケットDP(L+1)、DP(L+2)、・・・がそれぞれシリアル信号Q2、Q3、・・・へ変換され、第一のデータ線DAT0を通し出力される。

【0057】図7は、第一の再送命令52Aに続き、第二の再送命令52Bと第三の再送命令52CとがホストHから発行されるときのデータ交換を示すタイミング図である。第一の再送命令52Aにより、上記の通り、データ通信部2Bの通信モードが第二の通信モードTM2から第一の通信モードTM1へ切り換えられる。そのとき、データ伝送路はまず第一のデータ線DAT0に設定される。k1番目のパケットDPk1を含む複数のパケットがそれぞれ、シリアル信号Q1、Q2、・・・Q(M-1)、QM(整数Mは1以上である)へ変換され、第一のデータ線DAT0を通し伝送される。

【0058】k2番目のパケットDPk2(k1≤k2)について、ホストHが符号誤りを検出したときを想定する。ホストHはそのとき第二の再送命令52Bを出力し、k2番目のパケットDPk2のIDと、データ伝送路の切換先として第二のデータ線DAT1を指定するデータとをコマンド制御部3へ通知する。ここで、第二の再送命令52Bは第一の再送命令52Aと同種のコマンドであり、データ通信部2Bによるデータ通信と並行して伝送され、パケットのIDとデータ伝送路の切換先とをパラメータとして含む。

【0059】コマンド制御部3は第二の再送命令52Bを解読し、正常に受信されたか否かをチェックする。第二の再送命令52Bが正常に受信されたとき、コマンド制御部3はその旨をレスポンスRESでホストHへ通知する。伝送エラー検出部4Bは第二の再送命令52Bからk2番目のパケットDPk2のIDを読み出し、データ通信部2Bへ通知する。更に、データ伝送路の切換先として第二のデータ線DAT1を特定し、第三のスイッチSW3により、データ通信部2BからホストHへのデータ伝送路を、第一のデータ線DAT0から第二のデータ線DAT1へ切り換える。それ以後、データ通信部2Bはk2番目のパケットDPk2を含む複数のパケットをそれぞれ、シリアル信号Q(M+1)、・・・QN(整数Nは(M+1)以上である)へ変換し、第二のデータ線DAT1を通して伝送する。

【0060】更に、k3番目のパケットDPk3($k2 \leq k3$)について、ホストHが符号誤りを検出したときを想定する。ホストHはそのとき第三の再送命令52Cを出力し、k3番目のパケットDPk3のIDと、データ伝送路の切換先として第三のデータ線DAT2を指定するデータとをコマンド制御部3へ通知する。ここで、第三の再送命令52Cは第一の再送命令52Aと同種のコマンドであり、データ通信部2Bによるデータ通信と並行して伝送され、パケットのIDとデータ伝送路の切換先とをパラメータとして含む。

【0061】コマンド制御部3は第三の再送命令52Cを解読し、正常に受信されたか否かをチェックする。第三の再送命令52Cが正常に受信されたとき、コマンド制御部3はその旨をレスポンスRESでホストHへ通知する。伝送エラー検出部4Bは第三の再送命令52Cからk3番目のパケットDPk3のIDを読み出し、データ通信部2Bへ通知する。更に、データ伝送路の切換先として第三のデータ線DAT2を特定し、第三のスイッチSW3により、データ通信部2BからホストHへのデータ伝送路を、第二のデータ線DAT1から第三のデータ線DAT2へ切り換える。それ以後、データ通信部2Bはk3番目のパケットDPk3を含む複数のパケットをそれぞれシリアル信号Q(N+1)、・・・へ変換し、第三のデータ線DAT2を通して伝送する。

【0062】実施例2によるSDカード12では上記の通り、ホストHとデータ通信部2Bとの間で交換されたパケットのいずれかについて伝送エラーが検出されることに、データ伝送路が四本のデータ線DAT0～3の間で切り換えられる。それにより、伝送エラーの原因を含む可能性の高いデータ線DAT0～3を回避し、伝送エラーの再発を抑制する。その結果、データの再送が確実に実行され、データ通信の信頼性が向上する。

【0063】図5～7では、再送対象パケットが他のパケットと同じデータ伝送路を通し、同じ通信モードで伝送される。その他に、他のパケットの伝送と並行し、再送対象パケットが例えばコマンド線CMDを通して伝送されても良い。図8は、そのときのデータ伝送を示すタイミング図である。ホストHはコマンド線CMDを通し、読み出し

命令53をコマンド制御部3へ通知する。コマンド制御部3は所定のレスポンスRESを返信すると共に、その読み出し命令53により要求されたストリームをメモリ部5A又は無線通信部5Bから読み出し、データ通信部2Bへ転送する。更にその読み出し命令53により指示された通信モード、例えば第二の通信モードをデータ通信部2Bへ指示する。

【0064】データ通信部2Bは伝送対象ストリームを例えば512Bずつのブロックに分割し、複数のパケットDP1、DP2、・・・を構成する。更に、それらのパケットを第二の通信モードTM2でバラレルに伝送する。そのとき、四本のデータ線DAT0～3の全てを通しバラレル信号P1、P2、・・・P(L-1)、PL(整数Lは1以上である)が、対応するパケットDP1、DP2、・・・DP(L-1)、DPLの順に出力される。

【0065】ホストHはバラレル信号P1、P2、・・・PLのそれぞれから、対応するパケットDP1、DP2、・・・DPLを再構成し、それぞれの誤り検出符号CRCにより符号誤りをチェックする。ここで、k番目のパケットDPk($1 \leq k < L$)について、ホストHが符号誤りを検出したときを想定する。ホストHはそのとき再送命令52を出力し、k番目のパケットDPkのIDと、データ伝送路の切換先として第一のデータ線DAT0を指定するデータとをコマンド制御部3へ通知する。ここで、再送命令52は実施例1と同様である。

【0066】コマンド制御部3は再送命令52を解読し、正常に受信されたか否かをチェックする。再送命令52が正常に受信されたとき、コマンド制御部3はその旨をレスポンスRESでホストHへ通知する。伝送エラー検出部4Bは再送命令52からk番目のパケットDPkのIDを読み出し、データ通信部2Bへ通知する。更に、第一のスイッチSW1により、データ通信部2Bの通信モードを第一の通信モードへ切り換える。そのとき、再送命令52からデータ伝送路の切換先として第一のデータ線DAT0が特定され、データ通信部2BからホストHへのデータ伝送路が第一のデータ線DAT0に設定される。

【0067】データ通信部2Bは、(L+1)番目以降の未送パケットDP(L+1)、DP(L+2)、DP(L+3)、・・・を順にシリアル信号Q1、Q2、Q3、・・・へ変換し、第一のデータ線DAT0を通して伝送する。一方、データ通信部2Bは、伝送エラー検出部4Bから通知されたIDに対応するk番目のパケットDPkをコマンド制御部3へ転送する。ホストHはコマンド線CMDを通し、再送パケット読み出し命令54をコマンド制御部3へ出力する。ここで、再送パケット読み出し命令54は、データ通信部2Bによるデータ通信と並行し、コマンド制御部3へ伝送可能なコマンドであれば良い。

【0068】コマンド制御部3は再送パケット読み出し命令54に対しレスポンス55を返信する。そのとき、レスポンス55は、再送対象パケットであるk番目のパケットD

Pkをデータとして含む。こうして、データ通信部2Bによるデータ通信と並行し、パケットの再送が実現する。それにより、パケットの再送がデータ通信部2Bによるデータ通信の実質的な伝送速度を低減させない。

【0069】本発明の実施例2はSDカードである。しかし、本発明の実施対象はSDカードに限られない。すなわち、コマンド線と複数のデータ線とをそれぞれ別の信号線として含むバスによりホストと接続されるICカード等の入出力装置に対し、本発明は実施例2同様に実施可能である。

【0070】

【発明の効果】上記の通り、本発明による入出力装置では、データ通信部によるデータ通信中伝送エラーが検出されたとき、データ伝送路が元のデータ線から別のデータ線、又はコマンド線へ切り換えられ、継続される。それにより、伝送エラーの原因を含む可能性の高いデータ線の使用を回避しつつ、データ通信を継続できる。その結果、伝送エラーによるデータ通信の中断を回避できるので、データ通信の信頼性を高く維持できる。

【0071】上記の入出力装置では、特にデータ通信がブロック転送で行われるとき、再送対象ブロックが同じストリームの残りのブロックの間に混入され、再送されても良い。その他に、その再送対象ブロック以降のストリーム部分が連続して再送されても良い。それらの再送により、データ通信の信頼性を高く維持できる。特に再送時でのデータ伝送路は、伝送エラー発生時でのものと異なる。従って、再送対象ブロックについて同じ伝送エラーの再発を抑制できる。その結果、データ再送を確実に実行できる。更に、ブロックの再送がそのブロックの属するストリームの伝送中に行われるので、再送による実質的なデータ伝送速度の低下を抑え得る。

【0072】上記の入出力装置では、データ通信部によるデータ通信と並行し、コマンド制御部が再送対象ブロックを、コマンド線を通し再送しても良い。それにより、ブロックの再送がそのブロックの属するストリームの伝送と並行できるので、再送による実質的なデータ伝送速度の低下を回避できる。

【図面の簡単な説明】

【図1】本発明の実施例1によるSDカード11について、ホストHとの間でのデータ交換を示すブロック図である。

【図2】本発明の実施例1によるSDカード11からホストHへのデータ伝送時、SDカード11とホストHとの間で交換されるデータについてのタイミング図である。ここでは、再送対象パケットDPk以降のパケットが全て再送される。

【図3】本発明の実施例1によるSDカード11からホス

トHへのデータ伝送時、SDカード11とホストHとの間で交換されるデータについてのタイミング図である。ここでは図2とは異なり、再送対象パケットDPkだけが未送パケットDP(L+1)、DP(L+2)、・・・の間に混入され、再送される。

【図4】本発明の実施例2によるSDカード12について、ホストHとの間でのデータ交換を示すブロック図である。

【図5】本発明の実施例2によるSDカード12からホストHへのデータ伝送時、SDカード12とホストHとの間で交換されるデータについてのタイミング図である。ここでは、再送対象パケットDPk以降のパケットが全て再送される。

【図6】本発明の実施例2によるSDカード12からホストHへのデータ伝送時、SDカード12とホストHとの間で交換されるデータについてのタイミング図である。ここでは図5とは異なり、再送対象パケットDPkだけが未送パケットDP(L+1)、DP(L+2)、・・・の間に混入され、再送される。

【図7】本発明の実施例2によるSDカード12からホストHへのデータ伝送時、第一の再送命令52Aに続き、第二の再送命令52Bと第三の再送命令52CとがホストHから発行されるときデータの交換を示すタイミング図である。

【図8】本発明の実施例2によるSDカード12からホストHへのデータ伝送時、未送パケットDP(L+1)、DP(L+2)、・・・の伝送と並行する再送対象パケットDPkの再送を示すタイミング図である。

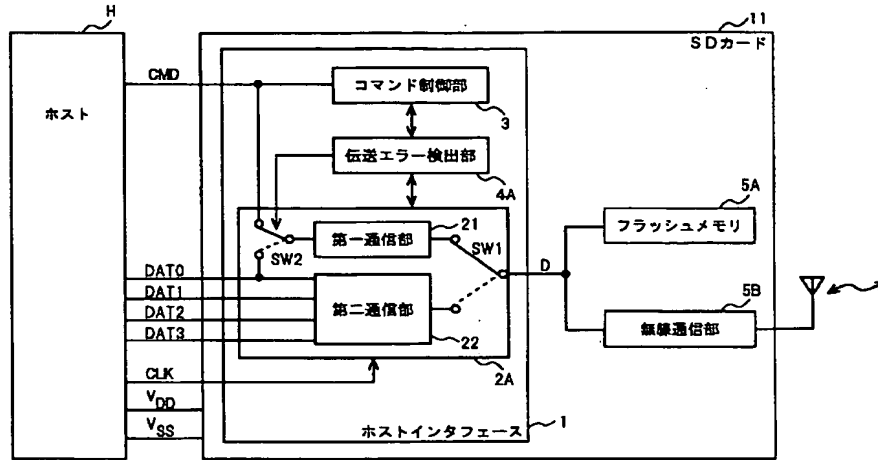
【図9】従来のSDカード100について、ホストHとの間でのデータ交換を示すブロック図である。

【図10】従来のSDカード100からホストHへのデータ伝送時、SDカード100とホストHとの間でのデータ交換についてのタイミング図である。

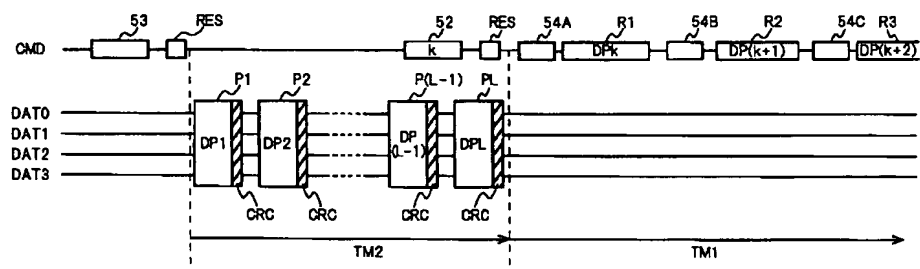
【符号の説明】

2A	データ通信部
SW1	第一のスイッチ
SW2	第二のスイッチ
5A	メモリ部
D	デジタルデータ（ストリーム）
CMD	コマンド線
40 DAT0	第一のデータ線
DAT1	第二のデータ線
DAT2	第三のデータ線
DAT3	第四のデータ線
CLK	クロック線
VDD	電源線
VSS	グラウンド線

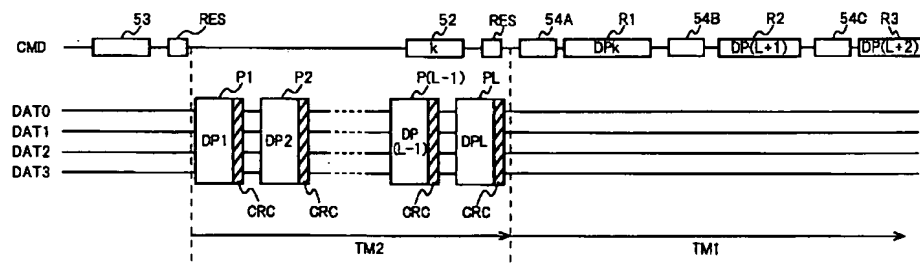
【図1】



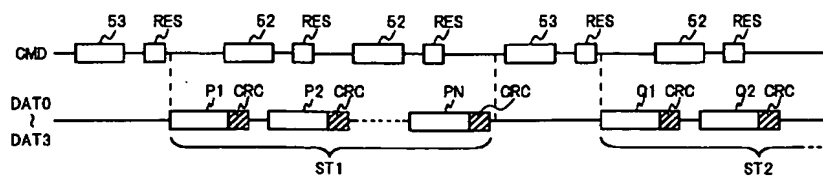
【図2】



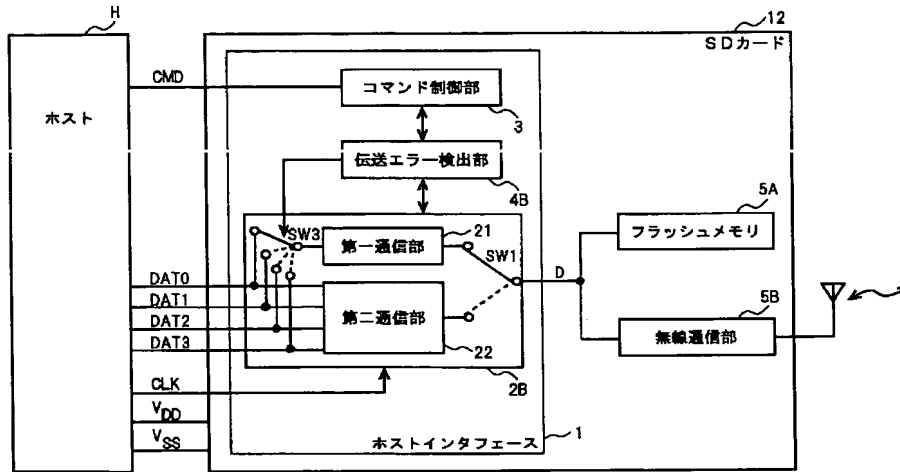
【図3】



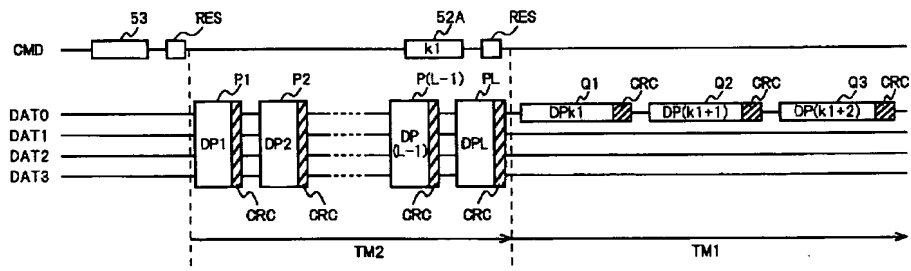
【図10】



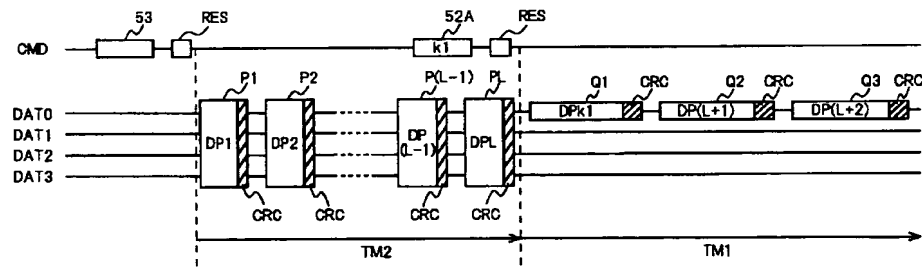
【図4】



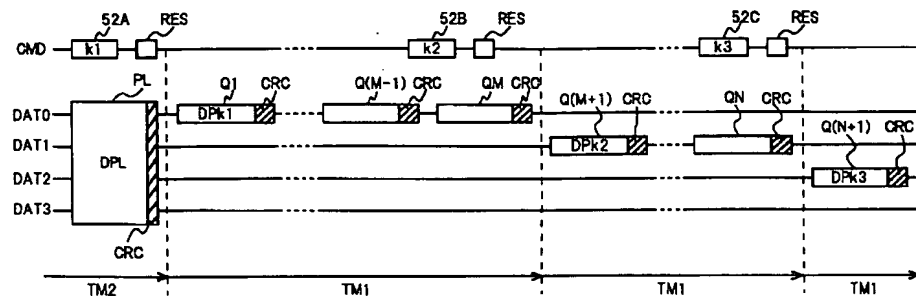
【図5】



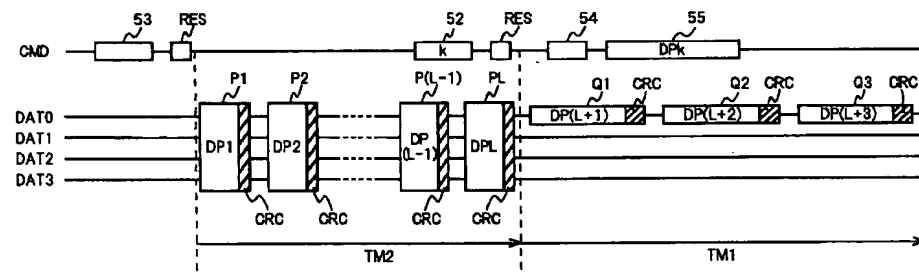
【図6】



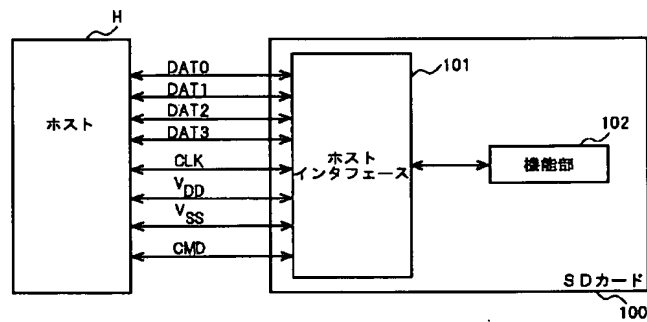
【図7】



【図8】



【図9】



THIS PAGE BLANK (USPTO)